

Kawe Jalaeefar

Profil

Morellstr. 27
86159 Augsburg
☎ 0821 / 810 26 48
☎ 0821 / 810 26 49
✉ mail@kjal.de
www.kjal.de



Geboren am 27.05.1980
in Teheran/Iran
Staatsangehörigkeit deutsch
Familienstand verheiratet
Kinder Sohn Joris, geb. am 18.09.2007

laufende & abgeschlossene Projekte

08/2011 – 10/2011 **Erstellung einer Test Case Description zur Verifikation einer Wellenformimplementierung.**

Tätigkeiten

- Analyse der System Requirements
- Erstellung einer formalen Test Case Description und Verknüpfung zu den System Requirements
- Vorbereitung der Test Cases zur automatischen Verarbeitung in Testsystemen

Technologien IBM Rational DOORS, IBM Rational ClearQuest

07/2010 – 07/2011 **FPGA-Anpassungen zur Implementierung einer IP-basierten Audioschnittstelle.**

Tätigkeiten

- Implementierung eines Audio-Filters (Interpolator)
- Implementierung diverser Routing-Schalter für die Verschaltung unterschiedlicher Signalquellen und -senken
- Simulation und Test der Funktionalitäten
- Integration der Firmware

Technologien Xilinx ISE, Synplify Pro, Xilinx Virtex-II Pro

10/2009 – 06/2010 **Firmwareentwicklung & Integration eines neuen V/UHF Leistungsverstärkers für taktische Funkgeräte.**

Tätigkeiten

- Entwicklung und Verifikation von Firmwarekomponenten in VHDL gemäß Anforderungen
- Anpassung an geänderte Anforderungen
- Integration der neuen Komponente (Hardware & Firmware) in das Gesamtsystem

Technologien Mentor HDL Designer, Xilinx ISE, Synplify Pro, ModelSim, Matlab, Xilinx Spartan 3A FPGA

07/2007 – 03/2009 **Hard- & Firmwareentwicklung einer neuen Digitalbaugruppe zur bidirektionalen Protokollumwandlung.**

Tätigkeiten

- Analyse, Planung und Erstellung der Requirements Specification, Produktbeschreibung und Prüfanweisung der Baugruppe
- Stromlaufentwicklung und Inbetriebnahme der Baugruppe, Durchführung von Qualifikationstests für die Freigabe
- Planung und Entwicklung der Firmware in VHDL gemäß Spezifikation
- Integration in mehrere Gesamtgeräte

Technologien Mentor HDL Designer, Xilinx ISE, Synplify Pro, ModelSim, Matlab, Xilinx Spartan 3E FPGA

seit 07/2006 **Mitarbeit im Labor- & Feldtestteam für taktische Funkgeräte.**
(wiederkehrend)

Tätigkeiten

- Automatisierung von Freigabetests
- Planung, Konzeption und Entwicklung von Integrations- & Freigabetests in Lab Windows CVI
- Durchführung von Regressions- & Freigabetests für neue und bestehende Funkverfahren eines taktischen Funkgerätes

Technologien Lab Windows CVI, IBM Rational DOORS

Diplomarbeit

10/2005 – 06/2006

externe Diplomarbeit,

*Rohde & Schwarz GmbH & Co. KG, München,
Geschäftsbereich Funkkommunikationstechnik (Taktische Radios, HF-Radios).*

Titel *Entwicklung eines RMS-Algorithmus in VHDL zur Realisierung eines digitalen Audio-Kompressors*

Note 2,0

Tätigkeiten

- Entwurf des Gesamtsystems
- Entwicklung und Optimierung des RMS-Algorithmus unter Berücksichtigung der Hardware-Ressourcen
- Ergänzungen zur Skalier- & Parametrisierbarkeit
- Implementierung auf dem Zielsystem
- Verifikation des Systems

Technologien Matlab / Simulink, Xilinx System Generator, Xilinx Spartan3 FPGA, Mentor ModelSim

Hochschulstudium

10/2000 – 06/2006

Studium der Elektro- & Informationstechnik, Universität Bremen.

Schwerpunkt Nachrichtentechnik

Gesamtnote 2,0

Praktika

01.02.2005 –
31.03.2005

Werksstudententätigkeit,

*Rohde & Schwarz GmbH & Co. KG, München,
Geschäftsbereich Funkkommunikationstechnik (Taktische Radios, HF-Radios).*

Tätigkeiten

- Entwicklung und Aufbau einer elektronischen Last
- Programmierung eines Messplatzes zum Test von Netzteilmodulen mit *Lab Windows CVI*

01.11.2004 –
31.01.2005

Fachpraktikum,

*Rohde & Schwarz GmbH & Co. KG, München,
Geschäftsbereich Funkkommunikationstechnik (Taktische Radios, HF-Radios).*

Tätigkeiten

- Einarbeitung in *Lab Windows CVI*
- Änderung und Test eines Prüfplatzprogramms
- Programmierung und Simulation eines CPLD's in *VHDL*

Fremdsprachen

Englisch	fließend in Wort und Schrift
Französisch	Grundkenntnisse
Persisch	2. Muttersprache

Besondere Kenntnisse

Programmiersprachen	C/C++, VHDL, PHP, TCL
Software & Tools	Matlab/Simulink, Xilinx ISE, Xilinx System Generator, Synplify Pro, Mentor HDL Designer, ModelSim, LabWindows CVI, PSPICE, EAGLE, IBM Rational ClearCase, IBM Rational ClearQuest, IBM Rational DOORS, MS-Office-Anwendungen, Lotus Notes, Latex
Betriebssysteme	MS Windows 9x/NT/2000/XP, Linux, Mac OS X

Hobbys & Interessen

Fotografie, Sport & mein Sohn